

**(12) NACH DEM VERTRÄG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG**

**(19) Weltorganisation für geistiges Eigentum  
Internationales Büro**



A standard linear barcode is located at the bottom of the page, spanning most of the width. It is used for tracking and identification of the journal issue.

**(43) Internationales Veröffentlichungsdatum  
7. März 2002 (07.03.2002)**

PCT

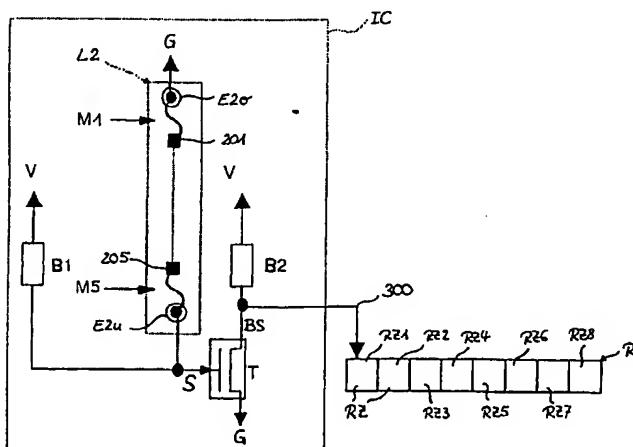
(10) Internationale Veröffentlichungsnummer  
**WO 02/18960 A2**

(51) Internationale Patentklassifikation <sup>7</sup> :	G01R 31/00	(72) Erfinder; und	
(21) Internationales Aktenzeichen:	PCT/DE01/03170	(75) Erfinder/Anmelder (nur für US): ZIMMERMANN, Christian [DE/DE]; Ampferweg 7, 72072 Tuebingen (DE). KIRSCHNER, Manfred [DE/DE]; Reinsburgstrasse 204, 70197 Stuttgart (DE). ECKHARDT, Juergen [DE/DE]; Am Muehlberg 15, 71706 Markgroeningen (DE). LEIBBRAND, Beate [DE/DE]; Finkenwiesenstrasse 15, 75417 Muehlacker (DE). MOCKEN, Thomas [DE/DE]; Muehlenblick 26, 74372 Sersheim (DE). AUE, Axel [DE/DE]; Thomas-Mann-Strasse 30, 70825 Korntal-Muenchingen (DE).	
(22) Internationales Anmeldedatum:	18. August 2001 (18.08.2001)		
(25) Einreichungssprache:	Deutsch		
(26) Veröffentlichungssprache:	Deutsch		
(30) Angaben zur Priorität:		(81) Bestimmungsstaaten (national): CN, JP, US.	
100 43 137.2	31. August 2000 (31.08.2000)	DE	
(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): ROBERT BOSCH GMBH [DE/DE]; P.O. Box 3002 20, 70442 Stuttgart (DE).		Veröffentlicht: — ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts	

[Fortsetzung auf der nächsten Seite]

**(54) Title: DEVICE AND METHOD FOR CHARACTERIZING THE VERSION OF INTEGRATED CIRCUITS AND USE FOR CONTROLLING OPERATIONS**

**(54) Bezeichnung: VORRICHTUNG UND VERFAHREN ZUR KENNZEICHNUNG DER VERSION BEI INTEGRIERTEN SCHALTKREISEN UND VERWENDUNG ZUR STEUERUNG VON BETRIEBSABLAUEN**



**(57) Abstract:** The invention relates to a device and to a method for characterizing the version of integrated circuits (IC), wherein a characterizing element that indicates the corresponding version of the integrated circuit (IC) is inscribed in a register (R) in the form of at least one individually adjustable binary signal (BS) and can be read out from said register (R). The integrated circuit (IC) is composed of a plurality of mask levels (M1 to M5) and at least one potential line path (L2) is provided that extends through all mask levels (M1 to M5) of the integrated circuit (IC) for every adjustable binary signal (BS). The binary signal can be adjusted by detecting whether the at least one line path is conductive through all mask levels or whether it is interrupted. The device comprises means for inscribing the binary signal that is adjusted by the at least one line path in the register. The inventive method and device can be used for controlling operations by a control device.

[Fortsetzung auf der nächsten Seite]



*Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

---

**(57) Zusammenfassung:** Vorrichtung und Verfahren zur Kennzeichnung der Version bei integrierten Schaltkreisen (IC), wobei ein Kennzeichen, das die jeweilige Version des integrierten Schaltkreises (IC) angibt, in Form von wenigstens einem einzeln einstellbaren Binärsignal (BS) in einem Register (R) eingeschrieben wird und aus dem Register (R) auslesbar ist. Dabei ist der integrierte Schaltkreis (IC) aus mehreren Maskenebenen (M1 bis M5) aufgebaut, wobei für jedes einstellbare Binärsignal (BS) wenigstens ein möglicher Leitungsweg (L2) durch alle Maskenebenen (M1 bis M5) des integrierten Schaltkreises eingebracht ist. Das Binärsignal ist dadurch einstellbar, ob der wenigstens eine Leitungsweg durch alle Maskenebenen leitet oder unterbrochen ist, wobei Mittel enthalten sind, die das, über den wenigstens einen Leitungsweg eingestellte Binärsignal in das Register einschreiben. Dieses Verfahren bzw. diese Vorrichtung findet dabei auch Anwendung bei der Steuerung von Betriebsabläufen durch ein Steuengerät.

Vorrichtung und Verfahren zur Kennzeichnung der Version bei integrierten Schaltkreisen und Verwendung zur Steuerung von Betriebsabläufen

Stand der Technik

Die Erfindung geht aus von einer Vorrichtung und einem Verfahren zur Kennzeichnung der Version bei integrierten Schaltkreisen, wobei ein Kennzeichen, das die jeweilige Version des integrierten Schaltkreises angibt, in Form von wenigstens einem einzeln einstellbaren Binärsignal in einem Register eingeschrieben wird und aus dem Register auslesbar ist sowie von einem Steuergerät und einem Verfahren zur Verwendung bei der Steuerung von Betriebsabläufen, insbesondere bei einem Fahrzeug, gemäß den Oberbegriffen der Ansprüche.

Integrierte Schaltkreise erfahren im Laufe ihrer Entwicklung, aber auch während ihrer Serienproduktion bzw. in unterschiedlichen Serienvarianten Schaltungsänderungen, sogenannte Redesigns, mit denen bestimmte, insbesondere elektrische Eigenschaften, verändert werden. Für die Applikation bzw. die Anwendung in der Serie ist es dabei wichtig zu wissen, welcher Versionsschritt Verwendung findet. Eine optische Kennzeichnung des integrierten Schaltkreises, beispielsweise durch Aufdruck auf dem Schaltkreis selbst oder der Verpackung ist dabei oftmals

nicht ausreichend oder deckt Zwischenversionen nicht ab, um eine eindeutige Unterscheidung sicherzustellen.

Bei integrierten Schaltkreisen, insbesondere für Motorsteuergeräte ist eine Vorrichtung bzw. ein Verfahren bekannt, mit dem die Versionskennzeichnung von außen ausgelesen werden kann. Die Information über den Versionsschritt, also den entsprechenden Designstep ist dabei in einem Register fest abgelegt, dessen Inhalt mit einem Lesebefehl über eine serielle Schnittstelle ausgelesen werden kann. Der Inhalt dieses Registers kann dabei physisch veränderbar entsprechend der Version eingestellt werden.

Dazu zeigt die EP 0 791 836 A1 eine elektronische Vorrichtung, welche wenigstens eine Anordnung, insbesondere eine Leiterplatte entsprechend dem genannten integrierten Schaltkreis enthält. Diese Leiterplatte enthält physisch veränderbaren Speicher, wie z. B. Schalter oder Jumper in Verbindung mit Registerzellen. Durch Setzen der Schalter oder Jumper und damit Verbindung der Registerzellen zur Masse oder Versorgungsspannung sind verschiedene die Leiterplatte betreffende Informationen, wie Typ, Versionsnummer und Modifizierungsgrad manuell, physisch durch den Serviceingenieur einstellbar und können über eine serielle Schnittstelle ausgelesen werden.

Würde dieses Verfahren bzw. diese Vorrichtung bei integrierten Schaltkreisen mit mehreren Maskenebenen eingesetzt, müsste für jede Änderung, egal in welcher Maskenebene, eine neue Version manuell eingestellt werden. Eine automatische Änderung bei Maskenänderung ist nicht vorgesehen, wodurch das im Stand der Technik genannte Verfahren hohes Fehlerpotential durch Fehleinstellung birgt.

Die sehr einfache Änderungsmöglichkeit mit Blick auf die Schalterstellungen lässt auch Änderungen in der

- 3 -

Versionskennzeichnung zu, obwohl der integrierte Schaltkreis überhaupt keine Änderung erfahren hat. Aus Sicherheitsgründen sollte aber eine gewisse unveränderliche Eindeutigkeit bezüglich der Versionskennzeichnung gegeben sein.

Es zeigt sich somit, dass der Stand der Technik nicht in jeder Hinsicht optimale Ergebnisse zu liefern vermag. Deshalb soll eine Möglichkeit gegeben werden, integrierte Schaltkreise derart zu kennzeichnen, dass die Änderungen und die Kennzeichnung sicher und eindeutig zuordenbar sind, wobei diese Kennzeichnungsmöglichkeit Flexibilität bei vergleichsweise geringem Aufwand aufweisen sollte.

#### Vorteile der Erfindung

Die Erfindung geht aus von einer Vorrichtung und einem Verfahren zur Kennzeichnung der Version bei integrierten Schaltkreisen, wobei ein Kennzeichen, das die jeweilige Version des integrierten Schaltkreises angibt, in Form von wenigstens einem einzeln einstellbaren Binärsignal in einem Register eingeschrieben wird und aus dem Register auslesbar ist. Da der erfindungsgemäß integrierte Schaltkreis aus wenigstens zwei Maskenebenen aufgebaut ist, wird vorteilhafter Weise für jedes einstellbare Binärsignal wenigstens ein möglicher Leitungsweg durch alle Maskenebenen des integrierten Schaltkreises eingebracht, wobei das Binärsignal dadurch einstellbar ist, ob der wenigstens eine Leitungsweg durch alle Maskenebenen leitet oder unterbrochen ist, wobei zweckmäßiger Weise Mittel enthalten sind, die das über den wenigstens einen Leitungsweg eingestellte Binärsignal in das Register einschreiben.

Dabei ist von Vorteil, dass eine Änderung der Versionskennzeichnung lediglich durch Änderung in der jeweils betroffenen Maskenebene möglich ist. Da die Änderung

in der jeweiligen Maskenebene dabei automatisch übernommen wird, sind die Fehlermöglichkeiten auf die Phase der Layout-Erstellung der jeweiligen Maskenebene beschränkt und liegen nicht zusätzlich bei einer nachfolgenden unabhängigen Versionseinstellung, da nach der Erstellung der jeweils zu ändernden Maskenebene bzw. mehrerer zu ändernder Maskenebenen eine einfache manuelle Versionsänderung nicht möglich ist.

Eine weitere Vereinfachung ergibt sich, wenn das Register vorteilhafter Weise in den integrierten Schaltkreis selbst integriert ist und mit einer Schnittstelle verbunden ist, über welche das Kennzeichen aus dem Register auslesbar ist, wobei die Schnittstelle selbst auch im integrierten Schaltkreis enthalten sein kann. Dadurch ergibt sich zweckmäßiger Weise eine sehr kompakte und sehr flexibel zu handhabende Möglichkeit der Versionskennzeichnung.

Wird erfindungsgemäß der Leitungsweg mit einem Endkontakt in einer obersten und einem Endkontakt in einer untersten Maskenebene ausgestattet, wobei an den Endkontakten unterschiedliche elektrische Potentiale anliegen, kann auf sehr einfache Weise das Binärsignal erzeugt bzw. eingestellt werden.

Zweckmäßiger Weise steht der Leitungsweg mit einem Schaltmittel, insbesondere einem Transistor in Verbindung, wobei das Schaltmittel seinerseits mit dem Register in Verbindung steht und abhängig davon, ob der Leitungsweg leitet oder unterbrochen ist, wird das Schaltmittel vorteilhafter Weise so gesteuert, dass abhängig davon das entsprechende Binärsignal in das Register eingeschrieben wird.

Dabei steht der Steueranschluss des Schaltmittels, insbesondere des Transistors, über ein Bauelement,

insbesondere einen Verbraucher oder eine Stromquelle ebenso wie die Verbindung des Schaltmittels, insbesondere des Transistors, mit dem Register mit einer Versorgungsspannung in Verbindung, um das entsprechende Binärsignal in die jeweilige Registerzelle einzuschreiben.

Weiterhin von Vorteil ist, dass zur Erhöhung der Möglichkeiten zur Einstellung des Binärsignals wenigstens zwei mögliche Leitungswege mit einem Verknüpfungsmittel, insbesondere einem logischen Gatter in Verbindung stehen und das Verknüpfungsmittel seinerseits mit dem Register in Verbindung steht, wobei das Binärsignal über die Verbindung des Verknüpfungsmittels mit dem Register in das Register eingeschrieben wird.

In einer bevorzugten Verwendung der erfindungsgemäßen Vorrichtung bzw. des erfindungsgemäßen Verfahrens ist dann ein Steuergerät bzw. ein entsprechendes Verfahren vorgesehen, bei welchem das Steuergerät Betriebsabläufe, insbesondere bei einem Fahrzeug, mit vorgebbaren Programmen und/oder Daten steuert, wobei Mittel enthalten sind, die das Register auslesen und das Kennzeichen auswerten, wobei entsprechend der Version des integrierten Schaltkreises die Programme und/oder Daten zur Steuerung der Betriebsabläufe vorgegeben und/oder angepasst werden. Die Kopplung des richtigen Programm- bzw. Datenstandes an die jeweilige Hardwareversion des integrierten Schaltkreises ist dadurch erheblich vereinfacht.

Der Aufwand, die Versionskennzeichnung bei Redesigns zu ändern, reduziert sich dadurch erheblich. Auch einfachste Änderungen können so eindeutig gekennzeichnet werden.

So wird die Einführung neuer Designstände beispielsweise in die Steuergeräte-Serienfertigung erheblich vereinfacht. Mit entsprechender, sich anpassender Software, also Programm-

bzw. Datenständen kann auf eine aufwendige Synchronisation, insbesondere zeitlicher Art bei der Einführung neuer Hardware- und Softwarestände verzichtet werden. Die Fehlerwahrscheinlichkeit bei Umstellungen ist dabei drastisch reduziert.

Weitere Vorteile und vorteilhafte Ausgestaltungen ergeben sich aus der Beschreibung sowie den Ansprüchen.

#### Zeichnung

Die Erfindung wird im Weiteren anhand der in der Zeichnung dargestellten Figuren offenbart.

Dabei zeigt Figur 1 ein Steuergerät zur Steuerung von Betriebsabläufen, insbesondere bei Fahrzeugen, welches einen integrierten Schaltkreis und eine erfindungsgemäße Vorrichtung enthält.

Figur 2, bestehend aus Figur 2a und 2b zeigt einen Schnitt durch einen integrierten Schaltkreis mit mehreren Maskenebenen mit der Darstellung des erfindungsgemäßen Leitungsweges, welcher im Weiteren auch als Kettenleiter bezeichnet wird.

Figur 3 zeigt ein Beispiel für eine erfindungsgemäße Anordnung mit einem Kettenleiter, durch welche das entsprechende Binärsignal in ein Register eingeschrieben wird.

Figur 4 zeigt eine erfindungsgemäße Vorrichtung mit zwei Kettenleitern und einem Verknüpfungsmittel, durch welche die möglichen Einstellungsvarianten für das Binärsignal erhöht werden.

### Beschreibung der Ausführungsbeispiele

Figur 1 zeigt schematisch ein Steuergerät SG, in welchem der integrierte Schaltkreis IC, dessen Version gekennzeichnet wird, enthalten ist. Dieser integrierte Schaltkreis IC kann selbstständig im Steuergerät enthalten sein oder in anderen Komponenten, die ihrerseits im Steuergerät integriert sind, eingebracht sein, wie beispielsweise in einen Prozessorbaustein oder einer anderen Verarbeitungselektronik, ebenso wie in Schittstellenkarten oder intelligenten Speicheranordnungen. Ebenso kann ein solcher IC in Aktuatoren oder Sensoren enthalten sein.

Das Steuergerät SG in Figur 1 dient dabei zur Steuerung von Betriebsabläufen, insbesondere in einem Fahrzeug. Im Rahmen dieser Steuerung oder Regelung der Betriebsabläufe durch das Steuergerät SG werden Eingangsdaten E beispielsweise von Sensoren oder weiteren Aktuatoren bzw. Steuergeräten eingelesen und im Rahmen im Steuergerät enthaltener Programme und/oder Daten Ausgangsgrößen A ebenfalls an Sensoren, Aktuatoren oder weitere Steuergeräte gebildet. Diese Programme und/oder Daten im Rahmen der Steuerung bzw. Regelung der Betriebsabläufe, welche im Weiteren auch allgemein als Software bezeichnet werden, werden dabei entsprechend der Version des Steuergerätes SG bzw. der darin enthaltenen integrierten Schaltkreise vorgegeben bzw. angepasst oder verändert. Dabei muss der jeweilige Softwarestand dem Designstep des Steuergeräts bzw. des integrierten Schaltkreises entsprechen.

Über die Pfade 1 bis 8 des integrierten Schaltkreises werden beispielsweise 8 Binärsignale BS jeweils in eine Registerzelle RZ des Registers R geschrieben. Diese beispielsweise 8 binären Signale BS sind dann als Kennzeichen der jeweiligen Version aus dem Register über eine serielle Schnittstelle SS auslesbar. Optional können

- 8 -

die 8 binären Signale, also die 8 Bit auch über eine parallele Schnittstelle PS ausgelesen werden.

In einer bevorzugten Ausführungsform, hier gekennzeichnet durch ICo ist optional das Register und/oder die Schnittstelle SS bzw. PS in dem integrierten Schaltkreis IC integriert, dessen Version gekennzeichnet werden soll. Durch diese kompakte Ausführungsform ist dann das Kennzeichen mit dem Register fest im Schaltkreis IC integriert. Dabei entspricht das jeweilige binäre Signal BS der Pfade 1 bis 8 dem jeweiligen Signal wenigstens eines Leitungswege bzw. Kettenleiters des integrierten Schaltkreises, was in Figur 2 noch näher erläutert wird.

In der bevorzugten Ausführungsform der Erfindung ist somit ein Register im integrierten Schaltkreis IC, welches Informationen über den Designstand des selben enthält, integriert. Die Versionskennzeichnung beispielsweise als 8-Bit-Information kann dabei über eine Schnittstelle aus dem Schaltkreis ausgelesen werden.

Figur 2, bestehend aus den Figuren 2a und 2b zeigt jeweils einen Schnitt durch den integrierten Schaltkreis IC zur Darstellung der Leitungswege bzw. Kettenleiter. Dabei sind mit M1 bis M5 verschiedene Maskenebenen dargestellt, die auf einem Träger, einem Waver W aufgebracht sind. Mit ICM1 bis ICM5 sind dabei Teile des integrierten Schaltkreises, also die Bahnen leitenden Materials in den jeweiligen Isolierschichten der Maskenebenen M1 bis M5 dargestellt. Diese bestehen beispielsweise aus Metall, Polysilicium usw. Mit C1 ist dabei eine Verbindung zwischen zwei Maskenebenen, insbesondere in Form einer leitenden Verbindung, also eines Kontaktes dargestellt. Diese Verbindung, also allgemein Via kann auch nichtleitenden Charakter beispielsweise zum Ausgleich thermischer Veränderungen aufweisen.

In Figur 2a sind mit L1 und L2 zwei Leitungswege mit Kontaktfenstern 201 bis 210 in der jeweiligen Maskenebene eingebracht. Kettenleiter L1 ist dabei durch den oberen Endkontakt E1o und den unteren Endkontakt E1u abgeschlossen. Ebenso ist der Kettenleiter L2 durch den oberen Endkontakt E2o und den unteren Endkontakt E2u begrenzt. Dabei können die Endkontakte ebenso in der jeweils obersten bzw. untersten Maskenebene direkt liegen. Dies ist angedeutet durch den Endkontakt E2uM5. Auch die Kontaktfenster, die in der jeweils obersten bzw. untersten Maskenebene liegen, hier 201 und 205 bei L2 können ihrerseits zu Endkontakten ausgebildet sein und mit der Schaltung gemäß Figur 3 und 4 verbunden sein.

Der Kettenleiter L1 ist über die Kontaktfenster 206 bis 210 in den Maskenebenen M1 bis M5 ausgebildet. Ebenso ist der Kettenleiter L2 über die Kontaktfenster 201 bis 205 der Maskenebenen M1 bis M5 verbunden. Wird an die Kettenleiter in Figur 2a eine Spannung angelegt, also unterschiedliches Potential bezüglich der oberen und unteren Endkontakte, so wird in Figur 2a für beide Kettenleiter L1 und L2 ein Signal erzeugt, da diese über die jeweiligen Kontaktfenster leitend ausgebildet sind.

In Figur 2b wird nun eine Maskenebene M3 in M3n verändert. In dieser neuen Maskenebene ist nun auch der Anteil des Schaltkreises ICM3n neu bzw. gegenüber ICM3 verändert, beispielsweise auch durch eine zusätzliche Verbindung C2.

Um diese nun unterschiedliche Version des integrierten Schaltkreises IC in Figur 2b gegenüber der in Figur 2a zu kennzeichnen, wird im Rahmen des Layoutentwurfs der neuen Maskenebene M3n das Kontaktfenster 203 geöffnet, dargestellt durch 203n, wodurch der Leiter L2 unterbrochen wird, dargestellt als Kettenleiter L2u. Wurde in Figur 2a als binärcodiertes Signal eine High-High-Kennung bzw. eine 1-1-

- 10 -

Kennung für die Leiter L1 und L2 dargestellt, ist nun in Figur 2b dadurch das Kettenleiter L1 weiter leitend, Kettenleiter L2 als L2u aber unterbrochen ist, eine 1-0- bzw. High-Low-Kennung für den IC vorhanden. Somit wird die Registerinformation, also das Kennzeichen nicht allein beispielsweise durch eine Metallmaske bestimmt, sondern durch alle relevanten Verdrahtungsmasken (beispielsweise Metall, Polysilicium, usw.). Dies wird erfindungsgemäß ermöglicht durch die Verwendung einer solchen Anordnung als Kettenleiter bzw. Leitungsweg im Schaltkreis, in der eine elektrisch leitende Verbindung vertikal durch alle Verdrahtungsebenen des Siliciumchips, also des integrierten Schaltkreises IC hergestellt wird. Werden andere Schaltkreise, beispielsweise optische eingesetzt, so kann der erfindungsgenäße Leitungsweg ebenso in einer optischen bzw. optisch leitenden Verbindung durch alle Ebenen des optischen Schaltkreises bestehen. Es ist also jede leitungsgeführte Variante eines solchen Kettenleiters, wie elektrisch, optisch oder auch im Rahmen eines Hohlleiters, usw. zumindest denkbar.

Eine Beschaltung, um die Information eines insbesondere elektrischen Kettenleiters in die jeweilige Registerzelle einzuschreiben, ist in Figur 3 angegeben. Dabei kann das Register R bevorzugter Weise innerhalb des integrierten Schaltkreises IC oder auch außerhalb des IC, insbesondere im Steuergerät SG, untergebracht sein.

Mit L2 ist der Kettenleiter aus Figur 2a bzw. 2b dargestellt mit einem oberen Endkontakt E2o und einem unteren Endkontakt E2u. Im Rahmen der Übersichtlichkeit der Darstellung wurden nur die Kontaktfenster 201 und 205 des Leitungsweges L2 zeichnerisch dargestellt. Gleiches gilt für die beiden Maskenebenen M1 und M5, in welchen die Kontaktierungen liegen.

- 11 -

Ein Ende der leitenden Verbindung, also des Kettenleiters L2 wird dabei beispielhaft mit Masse G verbunden, während das andere Ende auf den Steueranschluß S eines Schaltmittels T, insbesondere auf die Steuerelektrode eines Transistors geführt wird. Als Schaltmittel ist dabei allgemein ein gesteuerter Schalter einsetzbar.

In diesem Ausführungsbeispiel ist die Steuerelektrode zusätzlich über ein Bauelement B1 an die Versorgungsspannung V angeschlossen. Dieses Bauelement B1 kann insbesondere ein Verbraucher, wie ein Pull-Up-Widerstand oder aber auch eine Stromquelle als Pull-Up-Stromquelle zum Anschluss an eine positive Versorgungsspannung ausgeführt sein.

Das Schaltmittel ist allgemein mit einem Potentialunterschied derart belegt, dass abhängig von dem Steueranschluß das Schaltmittel leitet oder nicht leitet und damit ein Binärsignal erzeugt wird. Das Schaltmittel T ist dabei beispielhaft mit einem Anschluss mit Masse G als erstes Potential verbunden, wobei der andere Anschluss über ein Bauelement B2, das vergleichbar wie Bauelement B1 ausgebildet sein kann, mit Versorgungsspannungspotential bzw. der Versorgungsspannung V verbunden ist. Die Spannung an diesem Ausgang des Schaltmittels, beispielsweise Drain des Transistors, stellt dabei als Binärsignal BS ein Bit des Versionskennzeichens, also der Versionsinformation dar. Dieses Binärsignal als Identsignal wird dabei in digitaler Form (0 oder 1 bzw. low oder high) als 1 Bit im Identifikationsregister, Register R über Verbindung 300 abgelegt; in diesem Fall speziell in Registerzelle RZ1 der Registerzellen RZ. Die in Figur 3 im IC integrierte Anordnung bzw. Vorrichtung ist entsprechend der Anzahl der Binärsignale bzw. Bits im Register R, hier RZ1 bis RZ8, für jede Registerzelle wenigstens einmal vorhanden, in diesem Beispiel für ein Byte also 8 mal.

Abhängig davon, ob die vertikale Verbindung, also der Kettenleiter leitfähig vorhanden ist oder aber aufgrund einer Unterbrechung in einer oder mehrerer Maskenebenen fehlt bzw. nicht leitet, wird über Bauelement B2, insbesondere einen Verbraucher, wie ein Widerstand, und das Schaltmittel T, insbesondere ein Transistor, ein Binärsignal entsprechend 0 oder 1 bzw. low oder high im Register R angezeigt und/oder eingeschrieben. Ändert sich durch ein Redesign eine Maskenebene bzw. eine Maske wie M3n in Figur 2, so reicht es aus, die Kontaktfenster der jeweiligen Maske so zu verändern, dass die gewünschte binäre Version, also das entsprechende Binärsignal BS im Register R als Identifikationsregister steht. Dadurch kann dann die Information der einzelnen Registerzellen, hier 8, als Kennzeichen der jeweiligen Version ausgelesen werden.

Die Vorrichtung entspricht somit einer Reihenschaltung von n-Schaltern bzw. n-Sicherungen entsprechend der Anzahl n der Maskenebenen, also hier n=5, wobei die Leitfähigkeit der Anzahl aller Kontakte ausgewertet wird. Die Anzahl n benötigter Schalter bzw. Sicherungen ist dabei gleich der Anzahl der Maskenebenen. Es reicht somit aus, den Kettenleiter in einer Maskenebene zu unterbrechen, um das korrespondierende Bit bzw. Binärsignal umzusetzen.

Je nach notwendiger binärer Auflösung der Versionsinformation, also des Kennzeichens, hier beispielsweise 8 Bit, sind die Strukturen mehrfach, hier beispielsweise 8-fach auszuführen. Jede Ausführung entspricht dabei einem Binärsignal BS bzw. Bit der Versionsinformation.

Die beschriebene Vorrichtung gestattet es, jede Änderung, die auch nur eine Maskenebene bzw. eine Maske betrifft, im Register R als Identifikationsregister zu kennzeichnen. Es müssen damit nur die Kontaktfenster der Maske geändert

werden, welche sowieso zur Durchführung der Änderung modifiziert wird. Durch die vertikale Anordnung der Kontakte bzw. Kontaktfenster durch alle Ebenen hindurch reicht es, die Verbindung in einer Maskenebene zu unterbrechen, um ein oder mehrere Binärsignale bzw. Bits umzusetzen bzw. zu verändern. Dadurch reduziert sich der Aufwand, die Versionskennzeichnung bei Redesigns zu ändern erheblich und auch einfachste Änderungen können so eindeutig sowie relativ unveränderlich bezüglich der jeweiligen Version gekennzeichnet werden.

Mit der in Figur 3 vorgeschlagenen Struktur bzw. Vorrichtung kann durch Einfügen einer Unterbrechung im Leitungsweg bzw. Kettenleiter in einer Maskenebene das korrespondierende Binärsignal bzw. Identsignal immer nur in eine Richtung, hier beispielsweise von high nach low oder 1 nach 0 geändert werden. Dadurch stehen für die Vorrichtung in Figur 3 nicht alle theoretisch möglichen Binärzustände des Binärsignals (Identsignals) BS bzw. des gesamten Kennzeichens zur Verfügung.

Um diese Einschränkung aufzuheben, kann die in Figur 4 beschriebene Ausführungsform der Erfundung zum Einsatz kommen. Werden beispielsweise die Binärsignale zweier Kettenleiter L21 und L22 über ein Verknüpfungsmittel VM verknüpft, sind Änderungen der korrespondierenden Binärsignale in beide Richtungen möglich. Dazu ist in Figur 4 ein Kettenleiter L21 mit einem Steueranschluss S1 und ein Schaltmittel T1 dargestellt. Der Steueranschluss S1 ist über ein Bauelement B11 mit der Versorgungsspannung V verbunden. Ebenso ist der Ausgang des Schaltmittels T1, insbesondere ein Transistor, über ein Bauelement B21 mit der Versorgungsspannung V verbunden.

Entsprechend einer leitenden Verbindung durch die Maskenebenen M1 bis M5 oder darin ausgeprägter Unterbrechungen (Leitungsweg bzw. Kettenleiter) wird ein

- 14 -

Binärsignal BS1 dem Verknüpfungsmittel VM zugeführt. Andererseits wird bei einem Kettenleiter L22, der ebenfalls mit einem Steueranschluss S2 verbunden ist, welcher gleichzeitig über ein Bauelement B12 mit der Versorgungsspannung V in Verbindung steht, verwendet. Durch den Steueranschluss S2 des Schaltmittels T2, insbesondere ein Transistor, wird die Verbindung von Masse G über den Ausgang des Schaltmittels T2 und Bauelement B22 zur Versorgungsspannung V geöffnet oder geschlossen. Dadurch wird entsprechend ein Binärsignal BS2 dem Verknüpfungsmittel VM eingegeben.

Durch Duplizieren des Kettenleiters und anschließende Verarbeitung der entstehenden beiden Identsignale bzw. Binärsignale BS1 und BS2 durch ein Verknüpfungsmittel VM, insbesondere ein logisches Gatter, entsteht also die Möglichkeit, ein durch eine Änderung von 1 auf 0 oder high auf low geändertes Binärsignal bzw. Identbit wieder auf 1 zurückzusetzen und umgekehrt. Bei einem 8-Bit-breiten Identifikationsregister R erweitert sich somit die darstellbare Anzahl von Änderungen gegenüber im ungünstigsten Fall 8 entsprechend Figur 3 auf volle 256 Änderungen.

Wie bereits im Rahmen der Beschreibung von Figur 1 erwähnt, sind hier bevorzugter Weise nun u.a. die Anordnungen mit den jeweiligen Kettenleitern (z.B. L21 und L22), welche die Binärsignale (z.B. BS1 und BS2) liefern sowie die jeweiligen Verknüpfungsmittel (VM), welche das jeweils endgültige Binärsignal BS liefert, das in die Registerzellen RZ des Identifikationsregisters R eingeschrieben wird sowie das Register R selbst auf bzw. in dem integrierten Schaltkreis IC integriert.

Die in Figur 4 dargestellte Anordnung beschreibt mit Binärsignal BS die Registerzelle RZ1. Die übrigen,

vergleichbaren Anordnungen für RZ2 bis RZ8 sind aus Gründen der Übersichtlichkeit nicht dargestellt.

Das Verknüpfungsmittel VM kann dabei insbesondere als logisches Gatter unterschiedlichste Verknüpfungen realisieren, beispielsweise wie in Tabelle 1 nachfolgend dargestellt als negiertes Exklusiv-Oder:

	Binärsignal BS1	Binärsignal BS2	Binärsignal BS
<b>Ursprungszustand</b>	1	1	1
<b>1. Änderung/ Version 2</b>	0	1	0
<b>2. Änderung/ Version 3</b>	0	0	1
<b>nicht benutzt</b>	1	0	x

**Tabelle 1**

Dabei ist der Ursprungszustand, beispielweise ein High-Signal (1) von BS1 und BS2, dass sich dann auch ein High-Signal des Identsignals BS ergibt. Die erste Änderung des integrierten Schaltkreises führt zu einem Low-Signal (0) von BS1, wodurch sich dann eine 0 in Registerzelle RZ1, also des Binärsignals BS ergibt. Die zweite Änderung des integrierten Schaltkreises führt dann zu einem Binärsignal BS2 gleich 0. Dadurch ergibt sich bei einer negierten Exklusiv-Oder-Verknüpfung eine 1 des Binärsignals BS, das in Registerzelle RZ1 eingeschrieben wird. Die Kombination der Binärsignale BS1 und BS2 10 wird dabei nicht benutzt.

Zur Verknüpfung der beiden Signale BS1 und BS2 im Rahmen eines logischen Gatters sind alle bekannten Gatterfunktionen, also UND, ODER, Exklusiv-ODER sowie die negierten Varianten usw. denkbar. Eine individuelle Verknüpfung wird möglich, wenn das Verknüpfungsmittel VM

über eigene Intelligenz oder spezielle Zuordnungstabellen bzw. Zuordnungsvorschriften zur Erzeugung eines Ausgangssignals BS verfügt.

Mit den in den Figuren dargestellten Ausführungsformen der Erfindung ist es beispielsweise möglich, Systeme wie hier Steuergeräte SG zu definieren, die sich selbsttätig an die jeweilige Version des integrierten Schaltkreises anpassen. Beispielsweise könnte man Verzweigungen in den entsprechenden Programmen und/oder Datensätzen einbauen, damit abhängig von der ausgelesenen Versionsnummer, also dem Versionskennzeichen, unterschiedliche Programmteile durchlaufen werden.

Die Kopplung des richtigen Softwarestandes an die jeweilige Hardwareversion des Schaltkreises wäre dadurch erheblich vereinfacht, wie bei einem Steuergerät SG entsprechend Figur 1 zur Steuerung von Betriebsabläufen, insbesondere bei einem Fahrzeug, welches Informationseingänge E sowie Informationsausgänge A besitzt und Betriebsabläufe entsprechend bestimmter Programme bzw. Programmteile oder Datensätze bzw. Teilen von Datensätzen steuert bzw. regelt. Entsprechend des jeweiligen Regelungsvorganges können dann aus einer Vielzahl von Programmen und/oder Daten die für die jeweilige Regelung notwendigen bzw. optimalen Programmteile und/oder Datensätze ausgewählt bzw. automatisch angepasst werden. Dadurch genügt ein einfaches Einbringen des integrierten Schaltkreises mit seiner unverwechselbaren Versionskennzeichnung, um automatisch einen optimierten Softwarestand dafür auszuwählen. Am Beispiel eines Fahrzeugs könnte somit aus einem Pool an Softwareständen für Getriebesteuerung, Motorsteuerung, Fahrwerkssteuerung wie ABS, ACC, ESP, usw. quasi durch die erfindungsgemäße eindeutige Kennzeichnung des HW-Standes die Korrelation von Hardwarestand und Softwarestand automatisch hergestellt werden. Gleiches gilt natürlich für die HW und SW anderer

- 17 -

Steuerung- und Regelungsaufgaben innerhalb und auch außerhalb eines Fahrzeuges.

So wird die Einführung neuer Designstände in die Steuergeräte-Serienfertigung erheblich vereinfacht. Mit entsprechender sich anpassender Software kann auf eine aufwendige zeitliche Synchronisation bei der Einführung neuer Hardware- und Softwarestände verzichtet werden. Die Fehlerwahrscheinlichkeit bei Umstellungen auf neue Softwarestände korreliert mit dem jeweiligen Hardwarestand des integrierten Schaltkreises kann dabei stark reduziert werden.

Dabei verbraucht die erfindungsgemäße Vorrichtung vorteilhafterweise durch Ihren einfachen Aufbau nur eine relativ geringe Fläche im Steuergerät bzw. auf dem integrierten Schaltkreis, wodurch der Aufwand insgesamt sehr gering bleibt.

### Ansprüche

1. Vorrichtung zur Kennzeichnung der Version bei integrierten Schaltkreisen, wobei ein Kennzeichen, das die jeweilige Version des integrierten Schaltkreises angibt, in Form von wenigstens einem einzeln einstellbaren Binärsignal in einem Register eingeschrieben wird und aus dem Register auslesbar ist, dadurch gekennzeichnet, dass der integrierte Schaltkreis aus mehreren Maskenebenen aufgebaut ist und für jedes einstellbare Binärsignal wenigstens ein möglicher Leitungsweg durch alle Maskenebenen des integrierten Schaltkreises eingebracht ist, wobei das Binärsignal dadurch einstellbar ist, ob der wenigstens eine Leitungsweg durch alle Maskenebenen leitet oder unterbrochen ist, wobei Mittel enthalten sind, die das, über den wenigstens einen Leitungsweg eingestellte Binärsignal in das Register einschreiben.
2. Vorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass das Register im integrierten Schaltkreis integriert ist und mit einer, insbesondere seriellen, Schnittstelle verbunden ist, über welche das Kennzeichen aus dem Register auslesbar ist.

3. Vorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass der Leitungsweg einen Endkontakt in einer obersten und einen Endkontakt in einer untersten Maskenebene aufweist, wobei an den Endkontakten unterschiedliche elektrische Potentiale anliegen.
4. Vorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass der Leitungsweg mit einem Schaltmittel, insbesondere einem Transistor, in Verbindung steht und das Schaltmittel mit dem Register in Verbindung steht, wobei abhängig davon, ob der Leitungsweg leitet oder unterbrochen ist, das Schaltmittel gesteuert wird und abhängig davon ein entsprechendes Binärsignal über die Verbindung in das Register eingeschrieben wird.
5. Vorrichtung nach Anspruch 4, dadurch gekennzeichnet, dass das Schaltmittel als Transistor ausgebildet ist und ein Steueranschluß des Transistors über ein Bauelement, insbesondere einen Verbraucher oder eine Stromquelle, mit einer Versorgungsspannung in Verbindung steht.
6. Vorrichtung nach Anspruch 4, dadurch gekennzeichnet, dass das Schaltmittel als Transistor ausgebildet ist und die Verbindung des Transistors mit dem Register zusätzlich über ein Bauelement, insbesondere einen Verbraucher oder eine Stromquelle, mit einer Versorgungsspannung in Verbindung steht.
7. Vorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass wenigstens zwei mögliche Leitungswege mit einem Verknüpfungsmittel, insbesondere einem logischen Gatter, in Verbindung stehen und das Verknüpfungsmittel mit dem Register in Verbindung steht, wobei das Binärsignal über

die Verbindung des Verknüpfungsmittels mit dem Register in das Register eingeschrieben wird.

8. Steuergerät, welches eine Vorrichtung gemäss Anspruch 1 enthält, wobei das Steuergerät Betriebsabläufe, insbesondere in einem Fahrzeug, mit vorgebbaren Programmen und/oder Daten steuert, dadurch gekennzeichnet, dass Mittel enthalten sind, die das Register auslesen und das Kennzeichen auswerten und entsprechend der Version des integrierten Schaltkreises die Programme und/oder Daten zur Steuerung der Betriebsabläufe vorgeben und/oder anpassen.
9. Verfahren zur Kennzeichnung der Version bei integrierten Schaltkreisen, wobei ein Kennzeichen, das die jeweilige Version des integrierten Schaltkreises angibt, in Form von wenigstens einem einzeln einstellbaren Binärsignal in einem Register eingeschrieben wird und aus dem Register auslesbar ist, dadurch gekennzeichnet, dass der integrierte Schaltkreis aus mehreren Maskenebenen aufgebaut ist und für jedes einstellbare Binärsignal wenigstens ein möglicher Leitungsweg durch alle Maskenebenen des integrierten Schaltkreises erzeugt wird, wobei das Binärsignal dadurch eingestellt wird, dass der wenigstens eine Leitungsweg durch alle Maskenebenen leitend gemacht oder unterbrochen wird, wobei das, über den wenigstens einen Leitungsweg eingestellte Binärsignal in das Register eingeschrieben wird.
10. Verfahren nach Anspruch 9, wobei der integrierte Schaltkreis zur Steuerung von Betriebsabläufen, insbesondere in einem Fahrzeug, mit vorgebbaren Programmen und/oder Daten dient, dadurch gekennzeichnet, dass das Kennzeichen aus dem Register ausgelesen und ausgewertet

- 21 -

wird und abhängig von der dem Kennzeichen entsprechenden Version des integrierten Schaltkreises Programme und/oder Daten zur Steuerung der Betriebsabläufe vorgegeben und/oder angepasst werden.

1/4

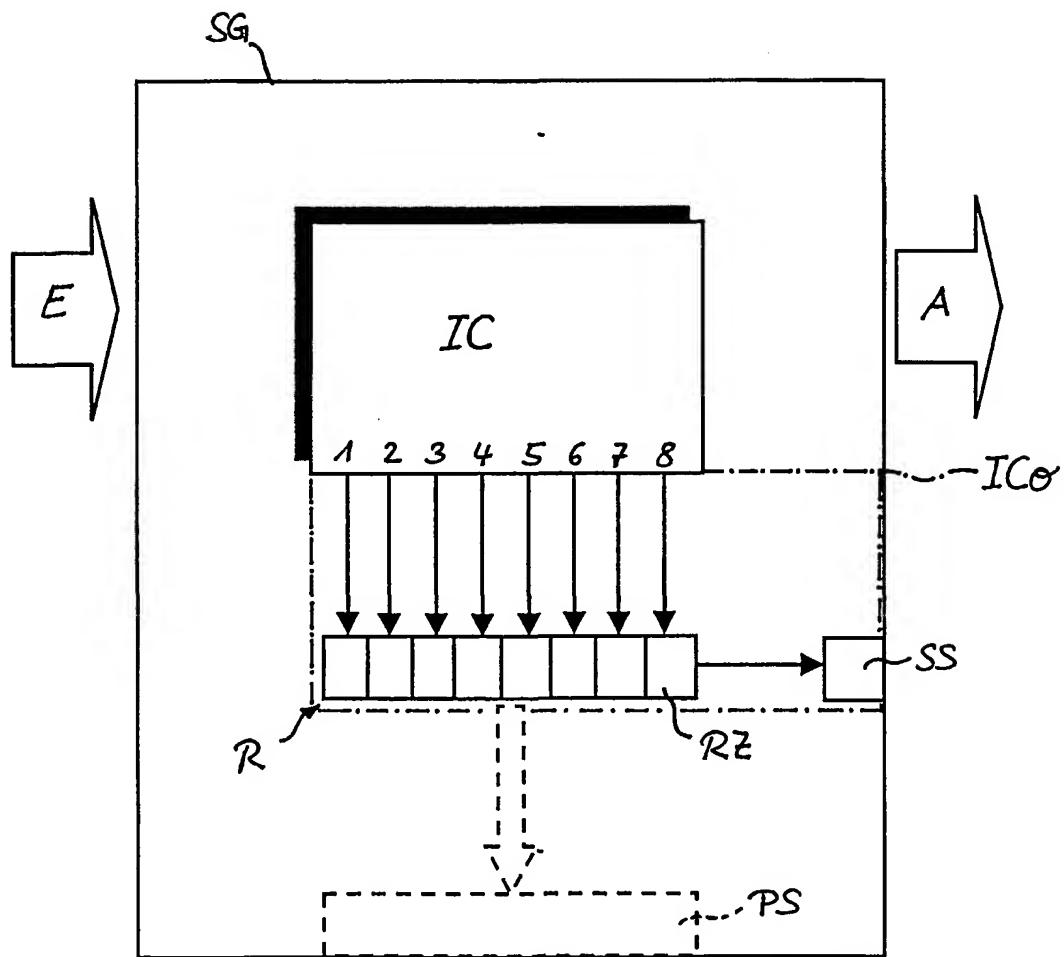


Fig. 1

2/4

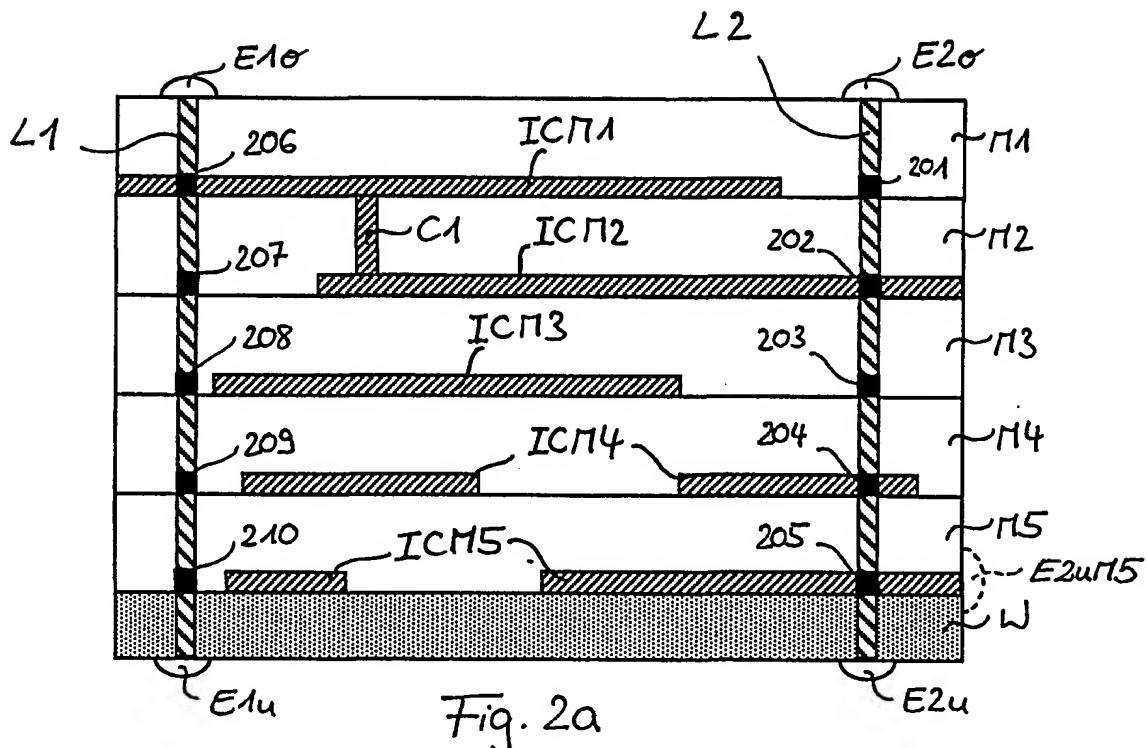


Fig. 2a

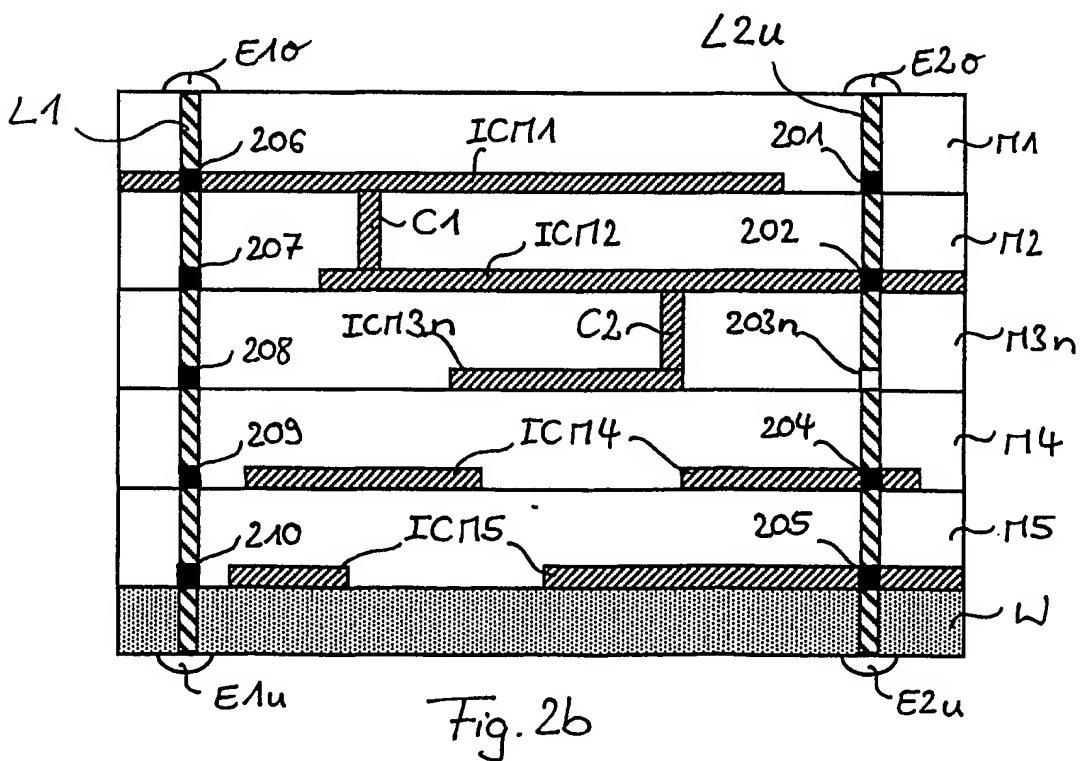
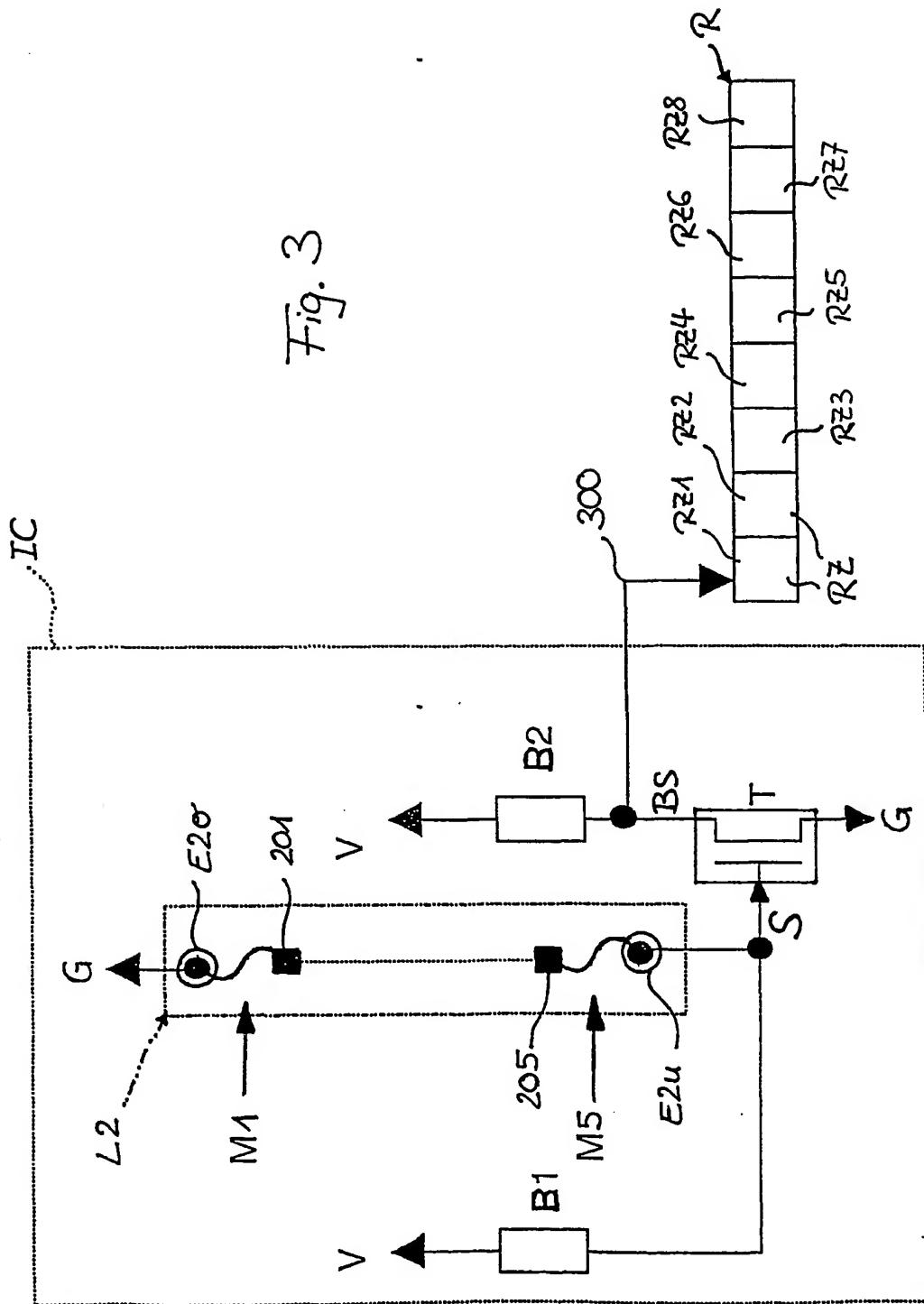


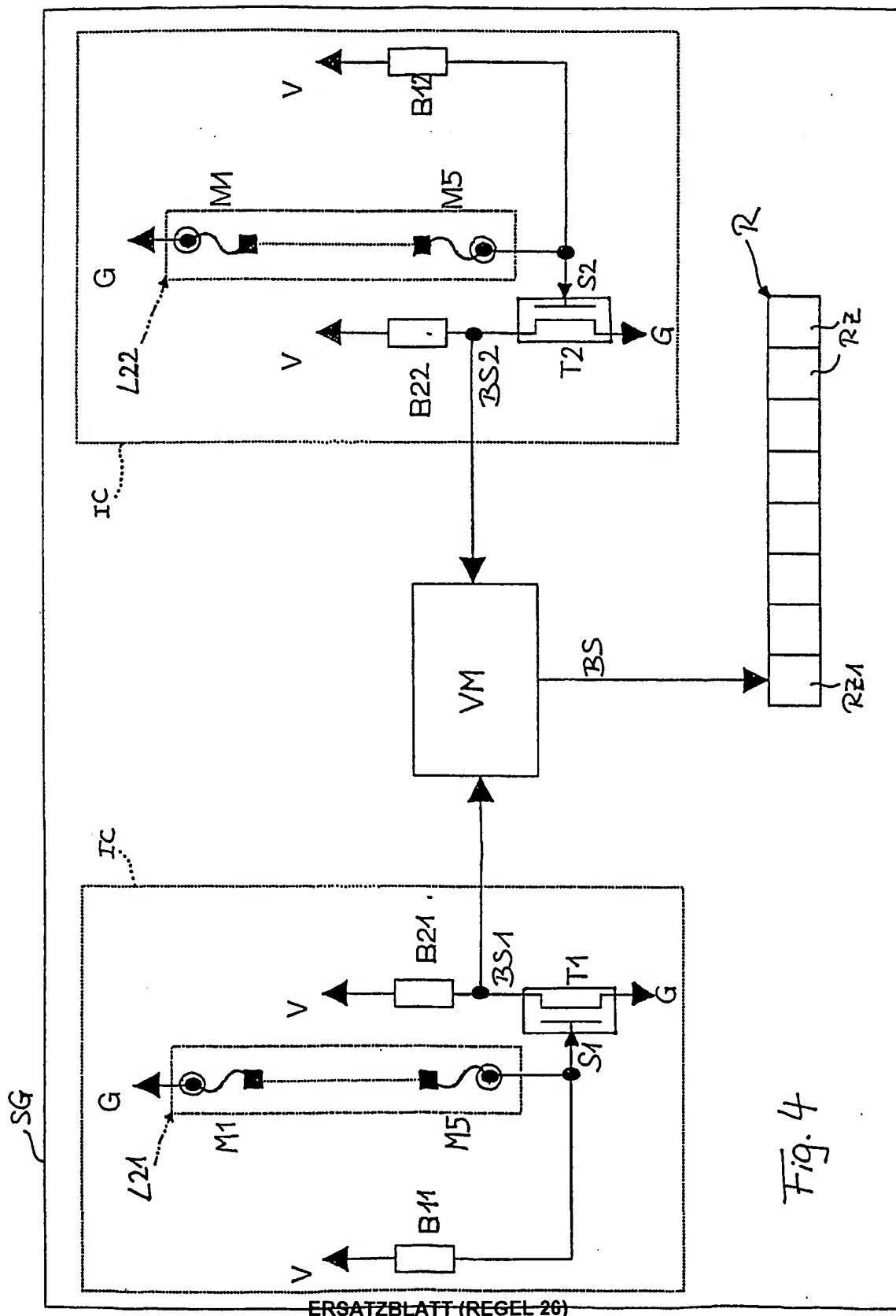
Fig. 2b

3 / 4

Fig. 3



4 / 4



(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
7. März 2002 (07.03.2002)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 02/18960 A3**

(51) Internationale Patentklassifikation?: **G01R 31/317, H01L 23/544**

(21) Internationales Aktenzeichen: **PCT/DE01/03170**

(22) Internationales Anmeldedatum:  
18. August 2001 (18.08.2001)

(25) Einreichungssprache: **Deutsch**

(26) Veröffentlichungssprache: **Deutsch**

(30) Angaben zur Priorität:  
100 43 137.2 31. August 2000 (31.08.2000) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **ROBERT BOSCH GMBH [DE/DE]; P.O. Box 30 02 20. 70442 Stuttgart (DE).**

(72) Erfinder; und  
(75) Erfinder/Anmelder (nur für US): **ZIMMERMANN, Christian [DE/DE]; Ampferweg 7, 72072 Tuebingen (DE). KIRSCHNER, Manfred [DE/DE]; Reinsburgstrasse 204, 70197 Stuttgart (DE). ECKHARDT, Juergen [DE/DE]; Am Muehlberg 15, 71706 Markgroeningen (DE). LEIBBRAND, Beate [DE/DE]; Finkenwiesenstrasse 15, 75417 Muehlacker (DE). MOCKEN, Thomas [DE/DE]; Muehlenblick 26, 74372 Sersheim (DE). AUE, Axel [DE/DE]; Thomas-Mann-Strasse 30, 70825 Korntal-Muenchingen (DE).**

(81) Bestimmungsstaaten (national): **CN, JP, US.**

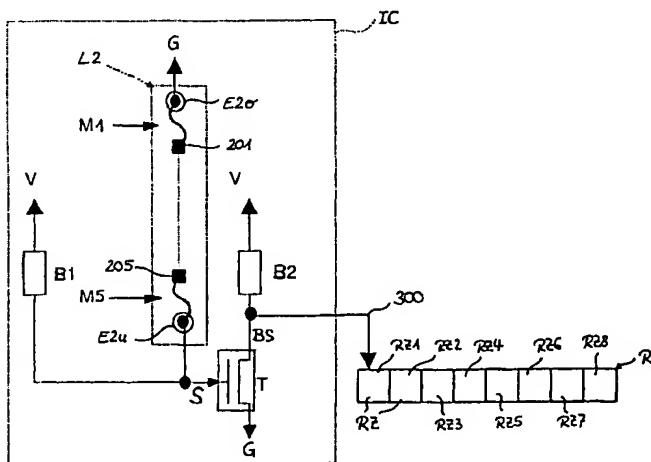
Veröffentlicht:  
— mit internationalem Recherchenbericht

(88) Veröffentlichungsdatum des internationalen Recherchenberichts: **6. Juni 2002**

[Fortsetzung auf der nächsten Seite]

(54) Title: **DEVICE AND METHOD FOR CHARACTERIZING THE VERSION OF INTEGRATED CIRCUITS AND USE FOR CONTROLLING OPERATIONS**

(54) Bezeichnung: **VORRICHTUNG UND VERFAHREN ZUR KENNZEICHNUNG DER VERSION BEI INTEGRIERTEN SCHALTKREISEN UND VERWENDUNG ZUR STEUERUNG VON BETRIEBSABLÄUFEN**



(57) Abstract: The invention relates to a device and to a method for characterizing the version of integrated circuits (IC), wherein a characterizing element that indicates the corresponding version of the integrated circuit (IC) is inscribed in a register (R) in the form of at least one individually adjustable binary signal (BS) and can be read out from said register (R). The integrated circuit (IC) is composed of a plurality of mask levels (M1 to M5) and at least one potential line path (L2) is provided that extends through all mask levels (M1 to M5) of the integrated circuit (IC) for every adjustable binary signal (BS). The binary signal can be adjusted by detecting whether the at least one line path is conductive through all mask levels or whether it is interrupted. The device comprises means for inscribing the binary signal that is adjusted by the at least one line path in the register. The inventive method and device can be used for controlling operations by a control device.

[Fortsetzung auf der nächsten Seite]

**WO 02/18960 A3**



*Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

---

**(57) Zusammenfassung:** Vorrichtung und Verfahren zur Kennzeichnung der Version bei integrierten Schaltkreisen (IC), wobei ein Kennzeichen, das die jeweilige Version des integrierten Schaltkreises (IC) angibt, in Form von wenigstens einem einzeln einstellbaren Binärsignal (BS) in einem Register (R) eingeschrieben wird und aus dem Register (R) auslesbar ist. Dabei ist der integrierte Schaltkreis (IC) aus mehreren Maskenebenen (M1 bis M5) aufgebaut, wobei für jedes einstellbare Binärsignal (BS) wenigstens ein möglicher Leitungsweg (L2) durch alle Maskenebenen (M1 bis M5) des integrierten Schaltkreises eingebracht ist. Das Binärsignal ist dadurch einstellbar, ob der wenigstens eine Leitungsweg durch alle Maskenebenen leitet oder unterbrochen ist, wobei Mittel enthalten sind, die das, über den wenigstens einen Leitungsweg eingestellte Binärsignal in das Register einschreiben. Dieses Verfahren bzw. diese Vorrichtung findet dabei auch Anwendung bei der Steuerung von Betriebsabläufen durch ein Steuengerät.

## INTERNATIONAL SEARCH REPORT

Int. Application No  
PCT/DE 01/03170

A. CLASSIFICATION OF SUBJECT MATTER  
IPC 7 G01R31/317 H01L23/544

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 G06F G01R H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 787 012 A (LEVITT MARC E) 28 July 1998 (1998-07-28) abstract figures 3-5 column 2, line 32 - line 54 claims 1-7,11 ---	1-10
X	US 5 459 355 A (KREIFELS JERRY A) 17 October 1995 (1995-10-17) abstract; figures 1,2 claims 1-5 ---	1-8
X	US 5 831 280 A (RAY S DOUG) 3 November 1998 (1998-11-03) abstract; claims 1-5 --- -/-	1,9

Further documents are listed in the continuation of box C.

Patent family members are listed in annex.

## \* Special categories of cited documents :

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

- \*T\* later document published after the International filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \*&\* document member of the same patent family

Date of the actual completion of the international search

18 February 2002

Date of mailing of the International search report

05/03/2002

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Sarasua, L.

## INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE 01/03170

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, X	EP 1 100 125 A (ST MICROELECTRONICS SRL) 16 May 2001 (2001-05-16) abstract -----	1-10

## INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 01/03170

Patent document cited in search report	Publication date	Patent family member(s)		Publication date
US 5787012	A 28-07-1998	NONE		
US 5459355	A 17-10-1995	NONE		
US 5831280	A 03-11-1998	US 5644144 A 01-07-1997 EP 0717444 A2 19-06-1996 JP 8181068 A 12-07-1996 US 5723876 A 03-03-1998		
EP 1100125	A 16-05-2001	EP 1100125 A1 16-05-2001		

# INTERNATIONALER RECHERCHENBERICHT

In nationales Aktenzeichen

PCT/DE 01/03170

A. KLASIFIZIERUNG DES ANMELDUNGSGEGENSTANDES  
IPK 7 G01R31/317 H01L23/544

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 G06F G01R H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der Internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal

## C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie <sup>a</sup>	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 5 787 012 A (LEVITT MARC E) 28. Juli 1998 (1998-07-28) Zusammenfassung Abbildungen 3-5 Spalte 2, Zeile 32 - Zeile 54 Ansprüche 1-7,11	1-10
X	US 5 459 355 A (KREIFELS JERRY A) 17. Oktober 1995 (1995-10-17) Zusammenfassung; Abbildungen 1,2 Ansprüche 1-5	1-8
X	US 5 831 280 A (RAY S DOUG) 3. November 1998 (1998-11-03) Zusammenfassung; Ansprüche 1-5	1,9
	---	-/-

Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

\*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

\*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

\*L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

\*O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

\*P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

\*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

\*X\* Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

\*Y\* Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

\*g\* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der Internationalen Recherche

Absendedatum des internationalen Recherchenberichts

18. Februar 2002

05/03/2002

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax (+31-70) 340-3016

Bevollmächtigter Bediensteter

Sarasua, L.

**INTERNATIONÄLER RECHERCHENBERICHT**

Ir.	ationales Aktenzeichen
PCT/DE	01/03170

**C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN**

Kategorie <sup>a</sup>	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
P, X	EP 1 100 125 A (ST MICROELECTRONICS SRL) 16. Mai 2001 (2001-05-16) Zusammenfassung -----	1-10

**INTERNATIONALER RECHERCHENBERICHT**

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Ir. internationales Aktenzeichen

PCT/DE 01/03170

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5787012	A 28-07-1998	KEINE	
US 5459355	A 17-10-1995	KEINE	
US 5831280	A 03-11-1998	US 5644144 A 01-07-1997 EP 0717444 A2 19-06-1996 JP 8181068 A 12-07-1996 US 5723876 A 03-03-1998	
EP 1100125	A 16-05-2001	EP 1100125 A1 16-05-2001	